

# Delič frekvencie, čítač, vzostupný čítač (čítač vpred), zostupný čítač (čítač vzad), delič desiatimi :)

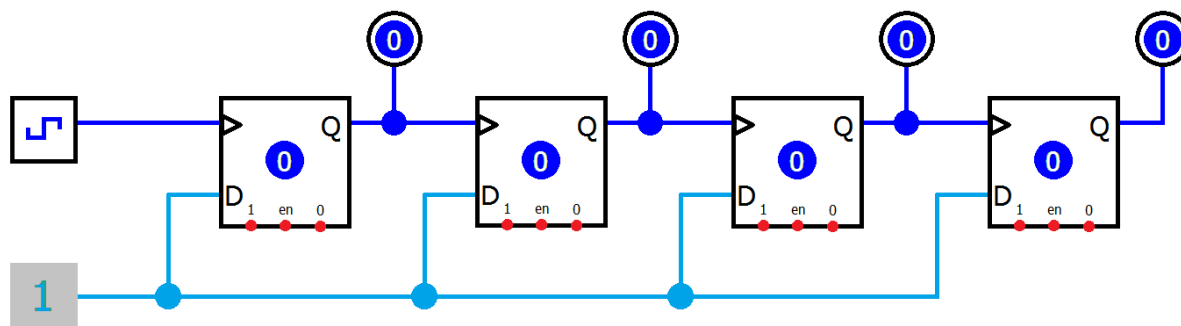
Logický obvod, ktorý vytvára výstupný signál s menšou frekvenciou ako je vstupný.

Najjednoduchší delič frekvencie je preklápací obvod typu T, ktorého výstup má vždy polovičnú frekvenciu frekvencie vstupu. Ich zreťazením možno vytvoriť čítač, ktorý je vlastne deličom frekvencie v mocninách 2 (2, 4, 8, ...).

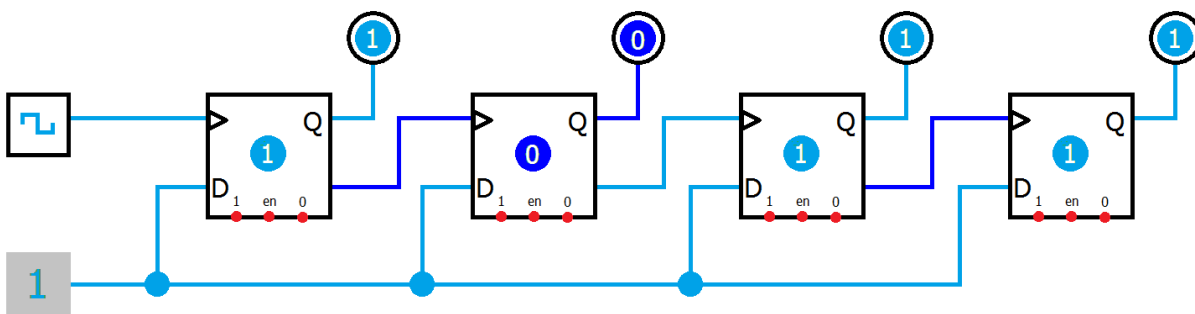
V prípade potreby delenia iným deliteľom ako je mocnina dvojky, je potrebné pridať logický obvod, ktorý vynuluje čítač po požadovanom počte impulzov. Často používaný je napríklad delič desiatimi.

**Čítač** je logický obvod, ktorý počíta impulzy. Najjednoduchšou realizáciou čítača je z [preklápacích obvodov T, resp. D/JK](#) v režime T, pričom možno rozlíšiť dva typy čítačov:

- vzostupný čítač (čítač vpred) – zvyšuje svoju hodnotu,
- zostupný čítač (čítač vzad) – znižuje svoju hodnotu.

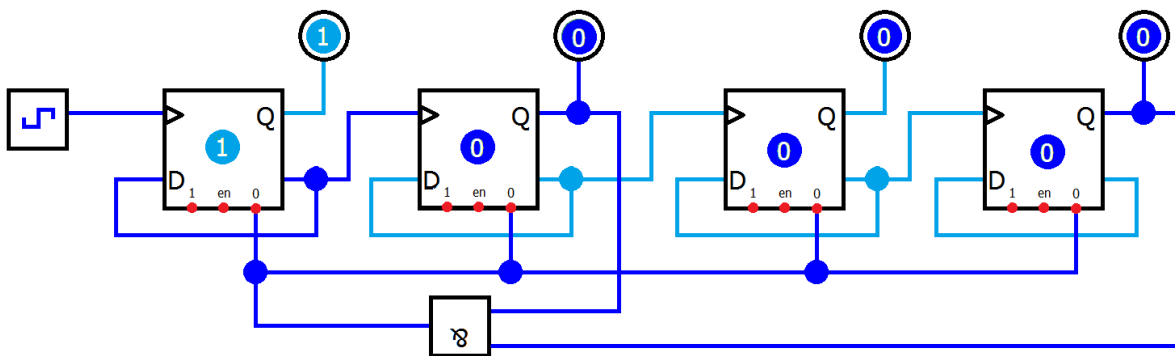


Čítač vpred



Čítač vzad

Princíp **deliča desiatimi** spočíva vo vynulovaní čítača pri dosiahnutí stavu výstupov o jedna vyššom, ako požadovaný deliteľ. V prípade deliča desiatimi teda treba čítač vpred vynulovať pri dosiahnutí jedenásteho stavu (ktorý predstavuje číslo 10).



Obvod deliča (čítača) zostavený z preklápacích obvodov typu D, zapojených v režime typu T

[Posuvný register, SIPO, PISO, kruhový čítač](#)